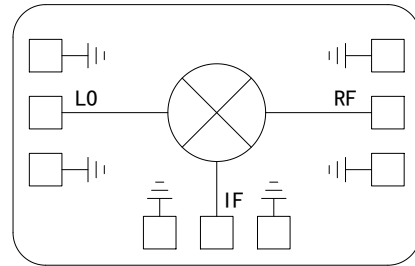


特点:

- 射频&本振频率: 2.3~7.6GHz
- 中频频率: 0.1~3.0GHz
- 变频损耗: 7dB
- 本振功率: +17dBm
- 芯片尺寸: 1.53mm×0.88mm×0.1mm

功能框图:



产品简介:

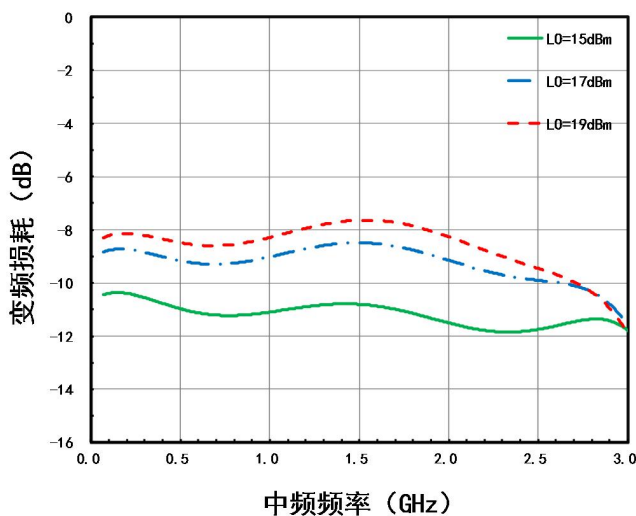
YDC5110 是一款采用 GaAs pHEMT 工艺设计制造的无源双平衡混频器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺。

性能参数: (50Ω系统, $T_A=25^{\circ}\text{C}$)

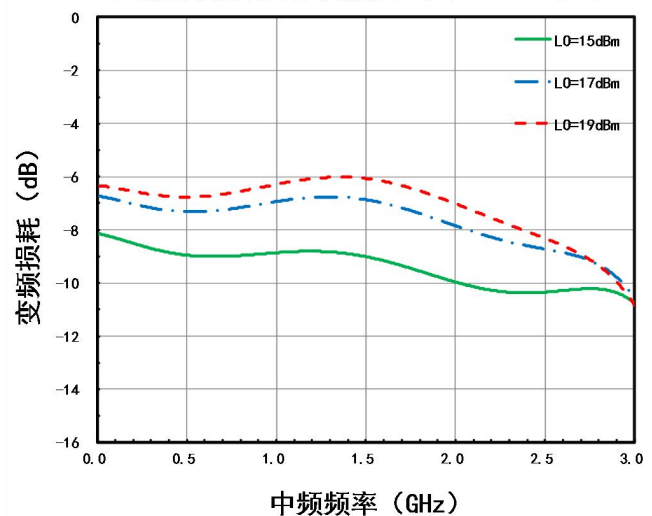
参数名称	符号	测试条件	参数值			单位	备注
			MIN	TYP	MAX		
射频/本振频率	$f_{\text{RF/LO}}$	$f_{\text{RF/LO}}=2.3\sim 7.6\text{GHz}$ $f_{\text{IF}}=0.1\sim 3.0\text{GHz}$ 本振功率=+15~+19dBm	2.3		7.6	GHz	
中频频率	f_{IF}		0.1		3	GHz	
下变频损耗	IL			10		dB	
上变频损耗	IL			7		dB	
射频回波损耗	RL_{RF}			8		dB	
中频回波损耗	RL_{IF}			6		dB	
隔离度 (LO to RF)	$\text{ISO}_{\text{LO to RF}}$			40		dB	
隔离度 (LO to IF)	$\text{ISO}_{\text{LO to IF}}$			35		dB	
隔离度 (RF to IF)	$\text{ISO}_{\text{RF to IF}}$			18		dB	
下变频输入 1dB 压缩点	$\text{IP}_{-1\text{dB}}$			18.5		dBm	
上变频输入 1dB 压缩点	$\text{IP}_{-1\text{dB}}$			14		dBm	

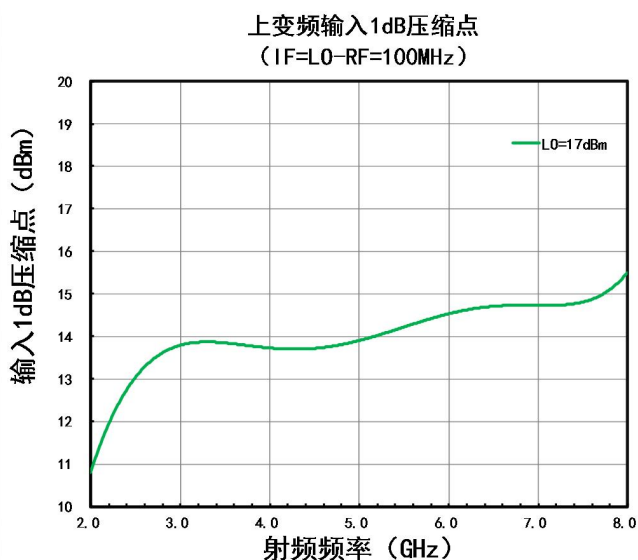
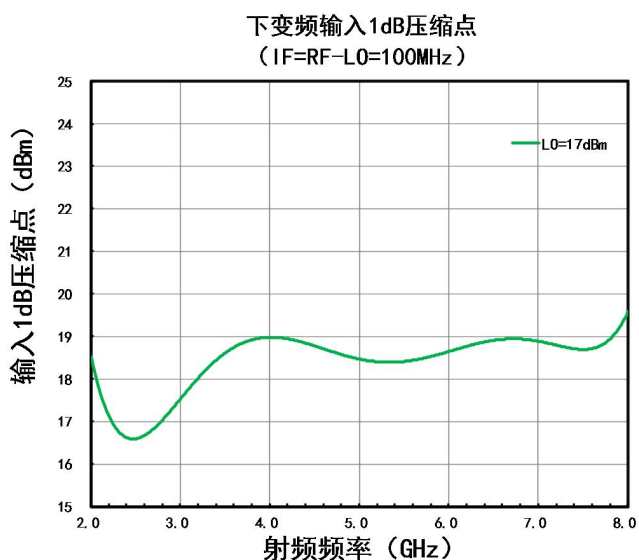
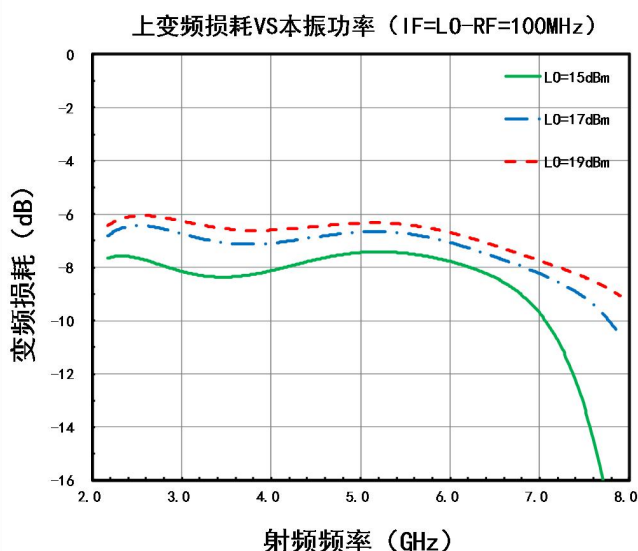
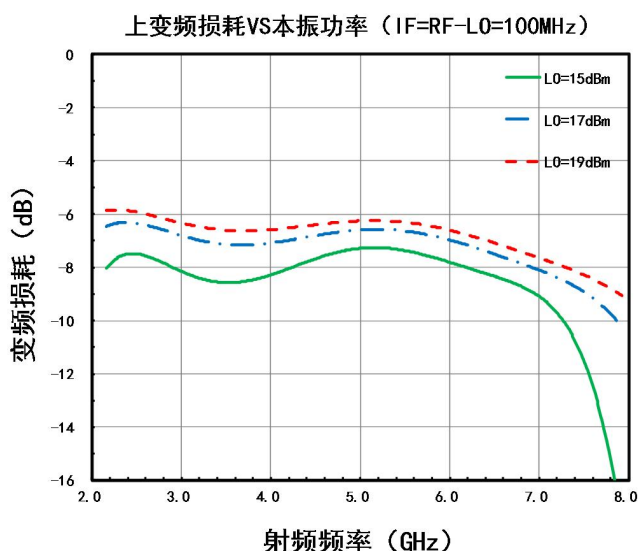
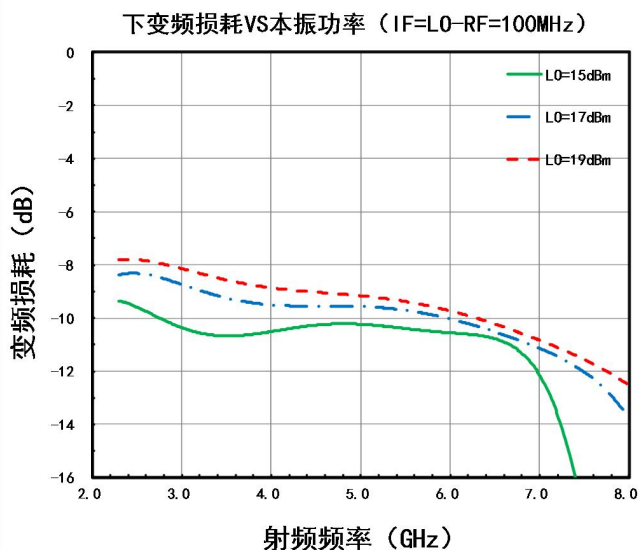
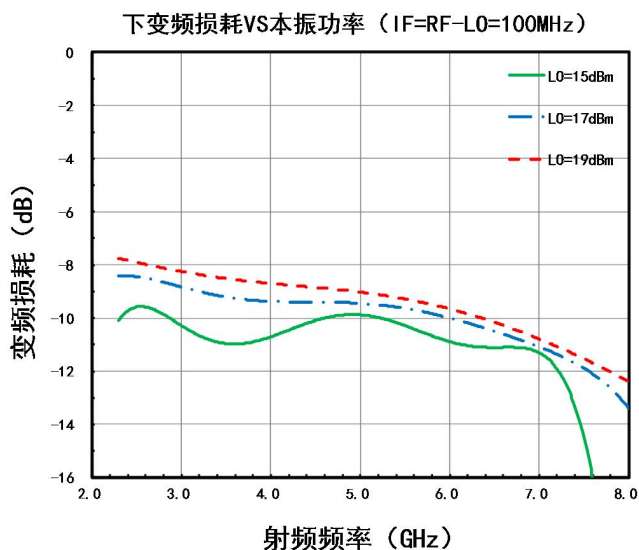
典型测试曲线: (50Ω系统, $T_A=25^{\circ}\text{C}$)

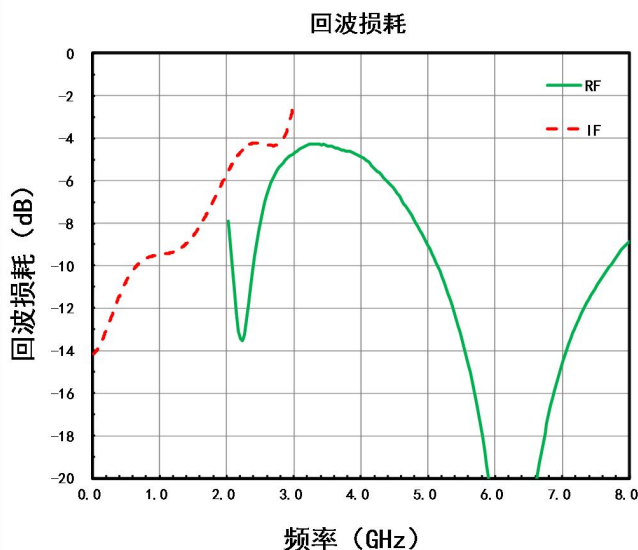
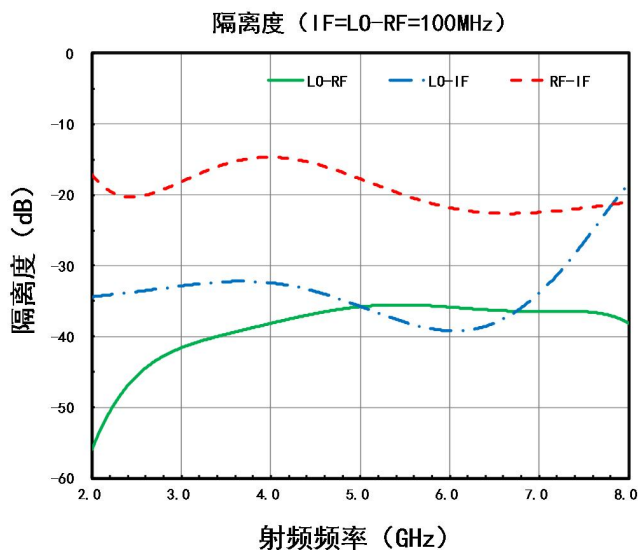
下变频中频响应VS本振功率 ($\text{LO}=\text{RF}-\text{IF}=3\text{GHz}$)



上变频中频响应VS本振功率 ($\text{LO}=\text{RF}-\text{IF}=3\text{GHz}$)







组合杂散抑制度：下变频

mRF \ nL0	0	1	2	3	4
0	\	-2	23	24	25
1	8	0	29	54	58
2	73	62	64	65	76
3	86	82	80	66	87
4	93	90	89	87	97

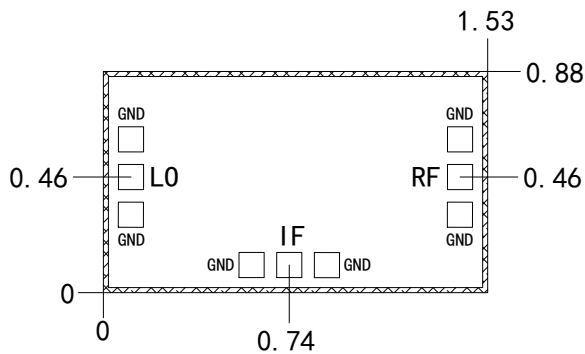
注：RF=4GHz@-10dBm, L0=4.1GHz@17dBm, 25℃

组合杂散抑制度：上变频

mRF \ nL0	0	1	2	3	4
-4	91	82	75	86	83
-3	87	61	62	69	76
-2	75	53	48	69	53
-1	31	0	32	24	45
0	\	4	4	26	17
1	31	0	34	24	45
2	75	50	49	67	52
3	90	60	64	71	75
4	95	81	76	86	81

注：IF=100MHz@-10dBm, L0=4.1GHz@17dBm, 25℃

外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$ 。

4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$;

引脚定义:

符号	描述
LO	本振端口, 无隔直
RF	射频端口, 无隔直
IF	中频端口, 无隔直
GND/背面	接地

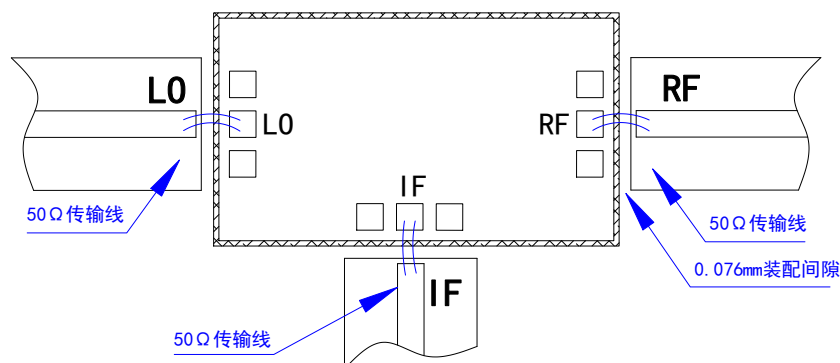
极限参数表:

参数名称	极限值
射频/本振最大输入功率	+24dBm
中频最大输入功率	+24dBm
装配温度	+295°C, 20s
工作温度	-55~+85°C
贮存温度	-55~+150°C
静电放电敏感度等级	1A

超过以上任何一项极限参数, 可能造成器件永久损坏。



推荐装配图:



注: 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用 $\Phi 25\mu\text{m}$ 双金丝键合, 建议金丝长度 250~400 μm 。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能用干或湿化学方法清洁芯片表面, 使用时须小心。
3. 芯片粘结装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结 (合金温度不能超过 300°C, 时间不能超过 30 秒), 使之充分接地。
5. 芯片射频端口使用 25 μm 双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。