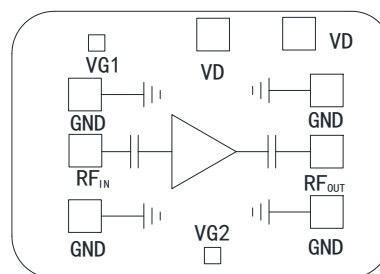


特点:

- 频率范围: 6.0~15.0GHz
- 增益: 30dB typ.
- 噪声系数: 1.4dB typ.
- 输出 1dB 压缩点: 19dBm typ.
- 单电源工作: +5V@78mA
- 芯片尺寸: 1.85mm×0.8mm×0.1mm

功能框图:



产品简介:

YDC1105 是一款采用 GaAs pHEMT 工艺设计制造的低噪声放大器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺。

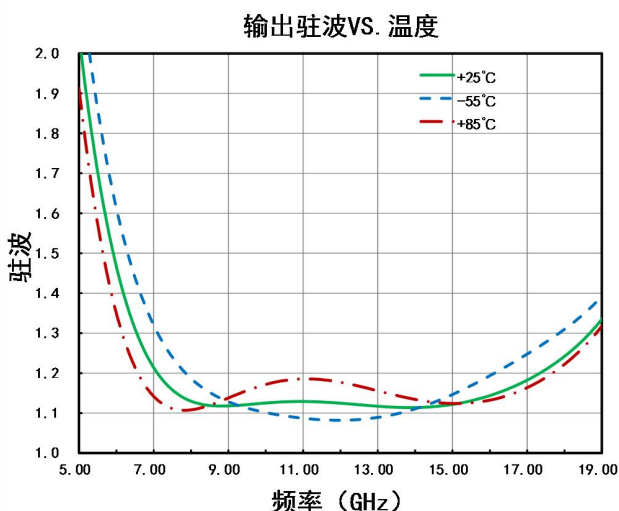
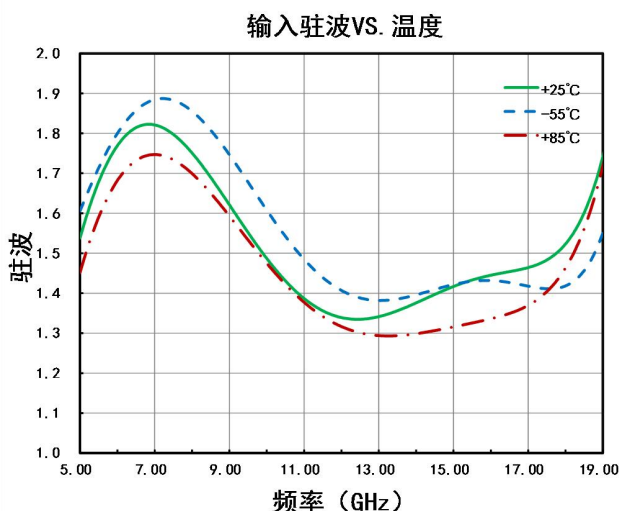
性能参数: (50Ω系统, $T_A=+25^{\circ}\text{C}$, $V_{dd}=+5\text{V}$, $I_{dd}=78\text{mA}$, VG1 悬空, VG2 悬空, 探针测试)

参数名称	符号	参数值			单位
		MIN	TYP	MAX	
频率范围	Frequency	6.0	-	15.0	GHz
增益	Gain	-	30	-	dB
增益平坦度	ΔG	-	± 1.0	-	dB
输入驻波比	VSWR _I	-	1.6	-	-
输出驻波比	VSWR _O	-	1.1	-	-
噪声系数	NF	-	1.4	-	dB
反向隔离度	IR	-	53	-	dB
输出 P-1dB	OP _{-1dB}	-	+19	-	dBm
输出 IP ₃ *	OIP ₃	-	+29	-	dBm
电源电压	V_{dd}	-	+5	-	V
工作电流	I_{dd}	-	78	-	mA

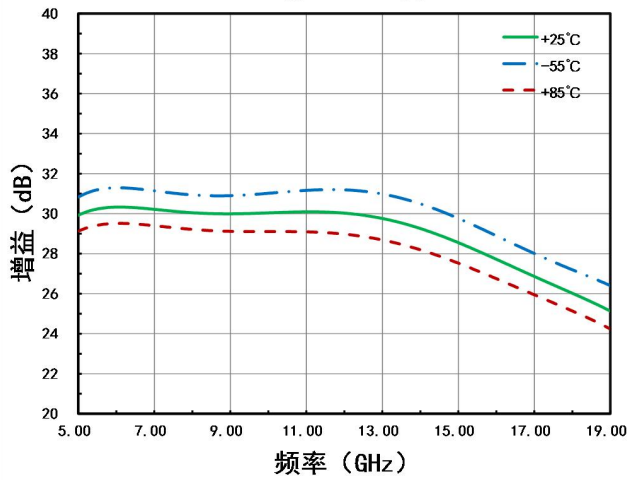
*: OIP₃ 测试条件: 双音信号间隔 1MHz, P_{out}=+0dBm/tone。

**: 芯片均经过在片 100% 直流与 RF 测试。

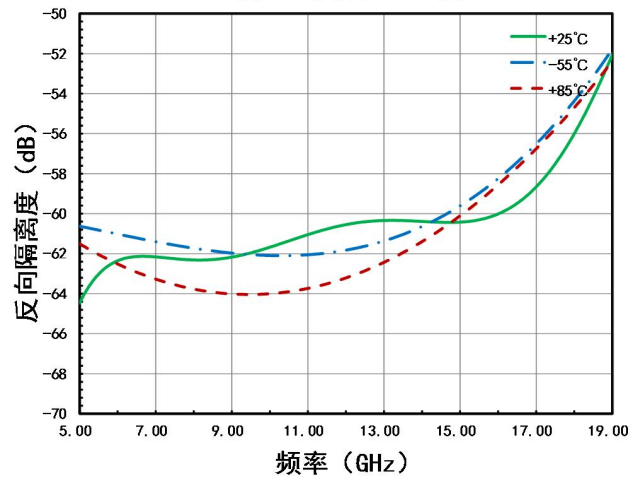
典型测试曲线: (50Ω系统, $V_{dd}=+5\text{V}$, $I_{dd}=78\text{mA}$, VG1 悬空, VG2 悬空, 探针测试)



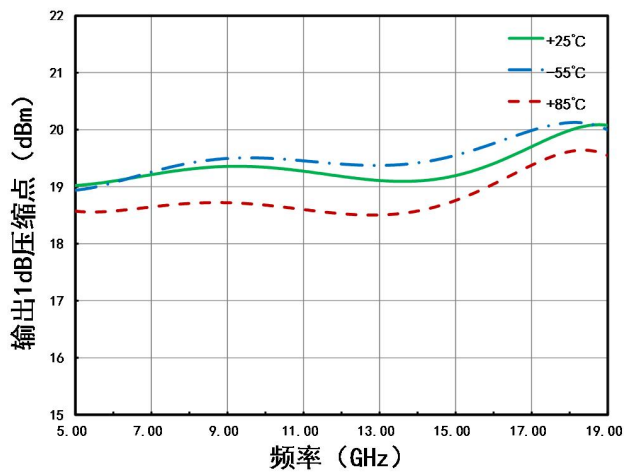
增益VS. 温度



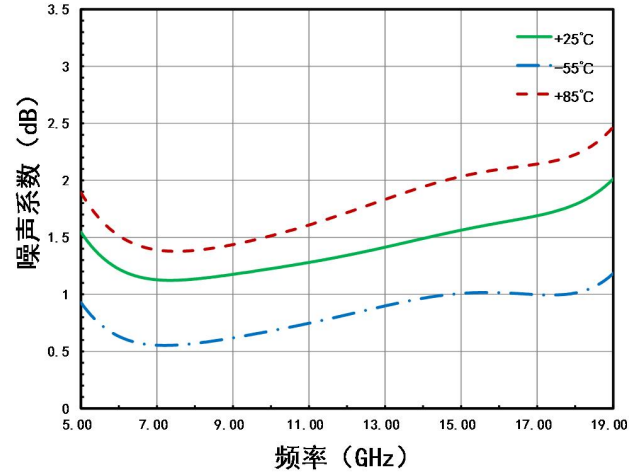
反向隔离度VS. 温度



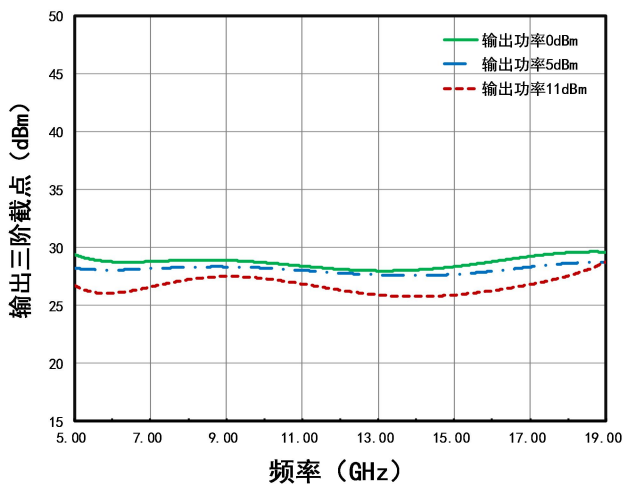
输出1dB压缩点VS. 温度



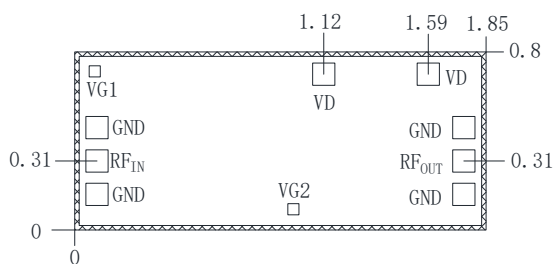
噪声系数VS. 温度



输出三阶截点VS. 频率(+25°C)



外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$;

4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$ 。



引脚定义:

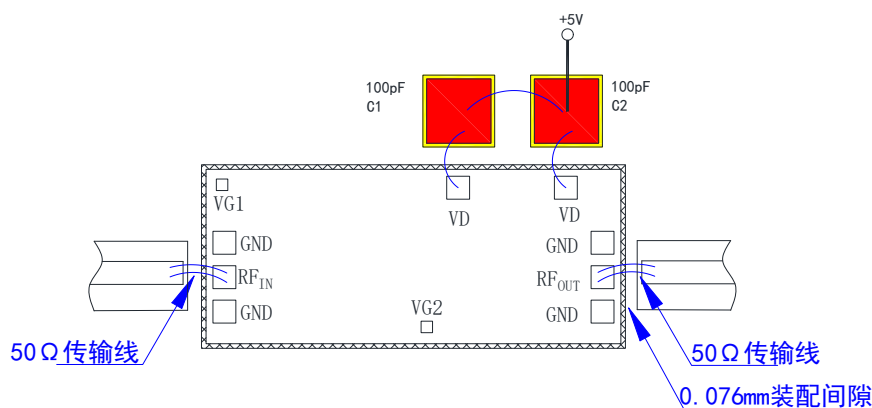
符号	描述
RF _{IN}	射频输入, 内部有隔直
RF _{OUT}	射频输出, 内部有隔直
VG1, VG2	电流控制端口, 常规使用中悬空
VD	电源供电
GND/芯片背面	接地, 芯片底部需接地良好

极限参数表:

参数名称	极限值
输入射频功率, 50Ω	+20dBm
电源电压	+8V
装配温度	+300°C, 20s
工作温度	-55°C~+85°C
贮存温度	-55°C~+150°C
静电放电敏感度等级	1A

超过以上任何一项极限参数, 可能造成器件永久损坏。

推荐装配图:



注: VG1 悬空, VG2 悬空, 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用 $\Phi 25\mu\text{m}$ 双金丝键合, 建议金丝长度 250~400 μm 。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能用于干湿化学方法清洁芯片表面, 使用时须小心。
3. 芯片粘结装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结 (合金温度不能超过+300°C, 时间不能超过 20 秒), 使之充分接地。
5. 芯片射频端口使用 $25\mu\text{m}$ 双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。