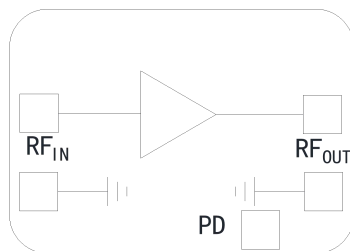


特点:

- 频率范围: 0.1~2.0GHz
- 增益: 典型值22.0dB
- 噪声系数: 典型值0.6dB
- 1dB 压缩点输出功率: 典型值+21dBm
- GaAs裸片
- 尺寸: 0.8×0.76×0.1mm

功能框图:



产品简介:

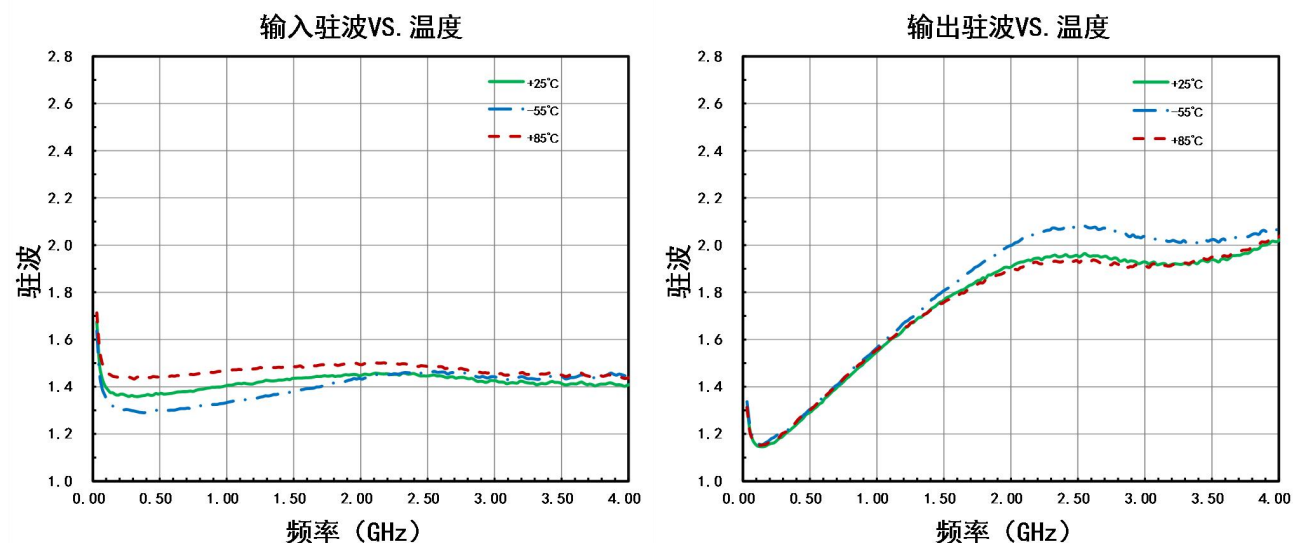
YDC1155是一款采用GaAs pHEMT 工艺设计制造的低噪声放大器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理,适用于导电胶粘接或共晶烧结工艺,芯片均经过在片 100%直流与 RF 测试。

性能参数: (50Ω系统)

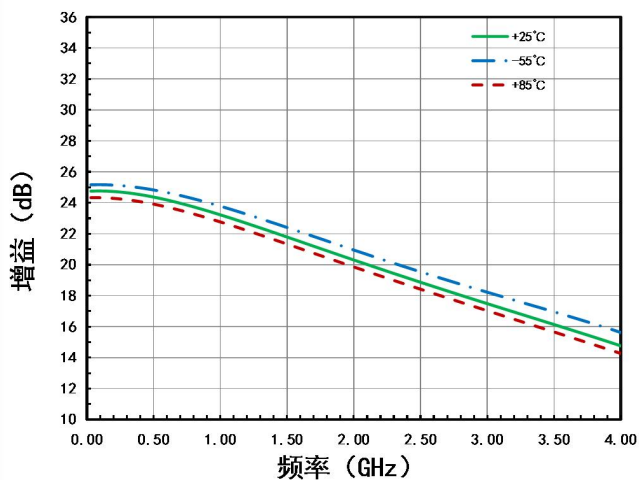
参数名称	符号	测试条件	参数值				单位	备注
			常温 (+25℃)			全温		
			MIN	TYP	MAX	-55℃~+85℃		
频率范围	f	V _D =+5.00V f=0.1~2.0GHz P _{IN} =-30dBm	0.1		2.0	0.1~2.0	GHz	
增益	G		19.5	22.0	25.5	19.0~26.0	dB	
增益平坦度	ΔG			2.5	3.5	≤1.5	dB	
输入驻波	VSWR _I			1.4:1	1.8:1	≤2.0:1		
输出驻波	VSWR _O			1.6:1	1.9:1	≤2.0:1		
噪声系数	NF			0.6	1.0	≤1.5	dB	
反向隔离度	I _R	V _D =+5.00V f= 0.1~2.0GHz	26	28		≥25	dB	
1dB 压缩点输出功率	OP _{1dB}		+19	+21		≥+18	dBm	
输出三阶截点 ^①	OIP ₃		+30	+33		≥+25	dBm	
电源电压	V _D		+4.75	+5.00	+5.25	+4.75~+5.25	V	功能正常
工作电流	I _D	V _D =+5.00V, P _{IN} =-30dBm		40	50	≤60	mA	

①输出三阶截点测试条件: 双音信号间隔 1MHz, 单音信号功率 0dBm。

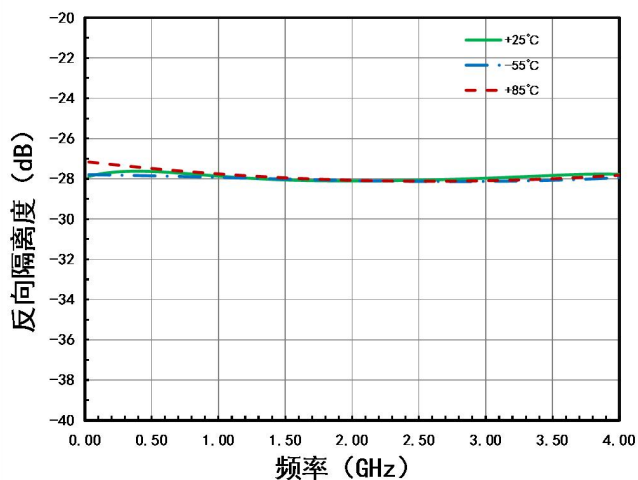
典型测试曲线: (50Ω系统, V_D=+5.00V)



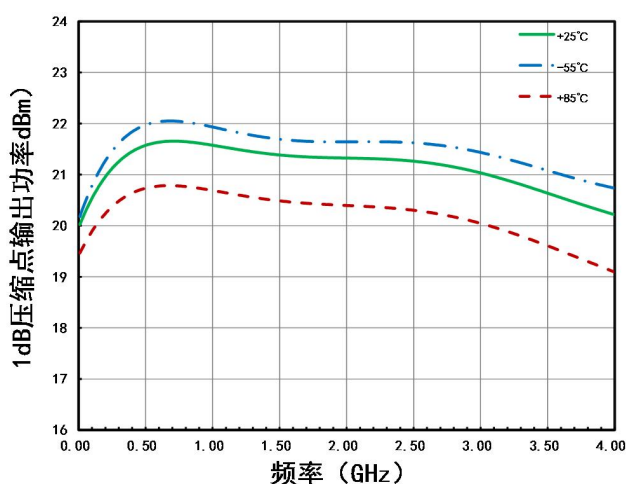
增益VS. 温度



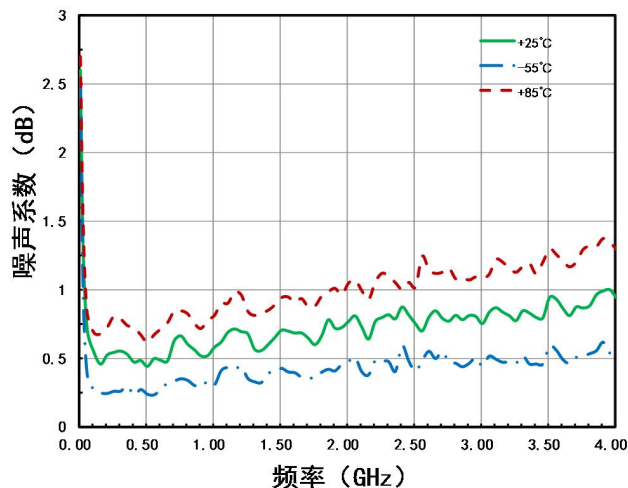
反向隔离度VS. 温度



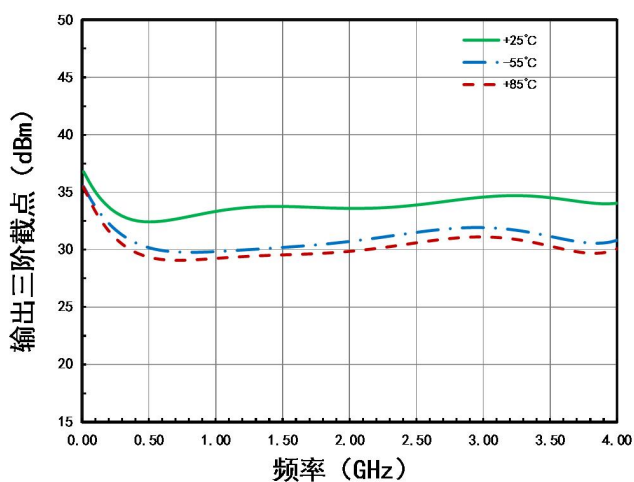
1dB压缩点输出功率VS. 温度



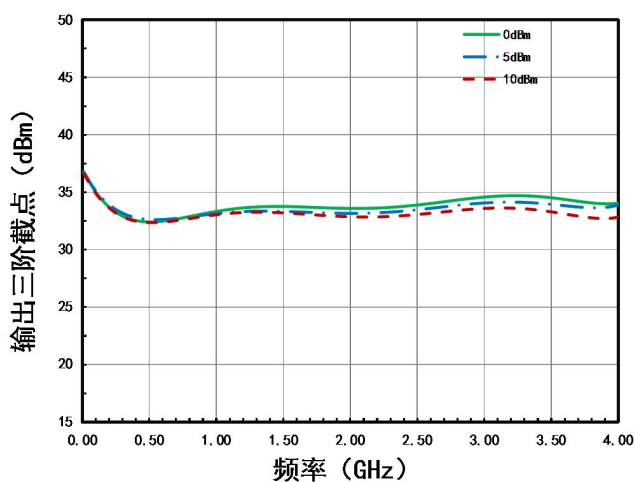
噪声系数VS. 温度



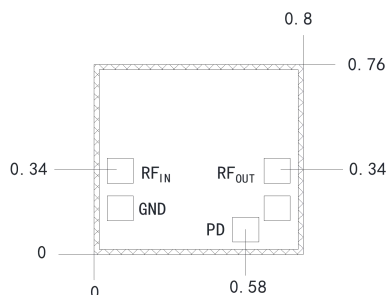
输出三阶截点VS. 温度



输出三阶截点VS. 功率



外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金;

3.键合压点镀金, 尺寸: 0.1×0.1mm;

4.外形尺寸公差: ±0.05mm。



引脚定义:

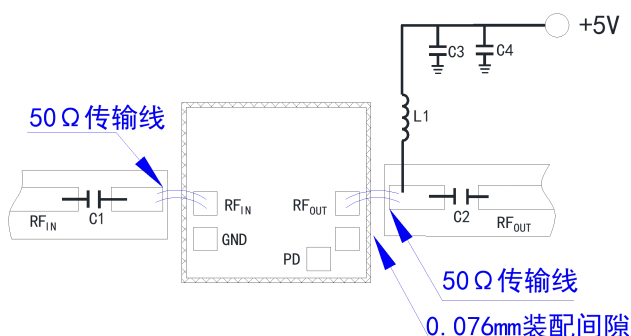
符号	描述
RF _{IN}	射频输入, 内部无隔直
RF _{OUT}	射频输出, 内部无隔直
PD	上下电控制端口
GND	接地
芯片背面	接地

极限参数表:

参数名称	极限值
输入射频功率	+16dBm
电源电压	0~+6V
装配温度	+300℃, 20s
工作温度	-55~+85℃
贮存温度	-65~+150℃
静电放电敏感度等级	1A

超过以上任何一项极限参数, 可能造成器件永久损坏。

推荐装配图:



注: 射频端口应尽量靠近基板微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用 Φ25μm 双金丝键合, 建议金丝长度 250~400μm。

推荐电路值:

位号	推荐值/推荐型号	备注
C1、C2	100pF	
C3	300pF	
C4	4.7uF	
L1	0402FSJ-1R0K (嘉擎电子)	电流≥100mA

注: 分段使用时, 可根据使用频段调整隔直电容和馈电电感的值。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能干或湿化学方法清洁芯片表面使用时必须小心。
3. 芯片粘结装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片底部用导电胶或合金烧结 (合金温度不超过+300℃, 时间不超过 20 秒), 使之充分接地。
5. 芯片射频端口使用 25um 双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。