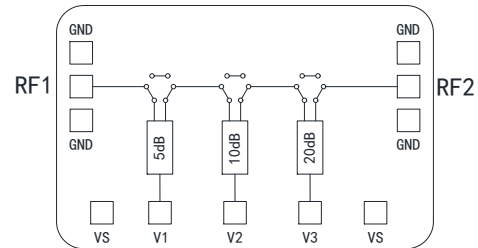


特点：

- 频率范围：0.01~20.0GHz
- 插入损耗：典型值 2.8dB
- 衰减步进：标称值 5dB
- 衰减范围：标称值5~35dB
- 衰减位数：3 位
- GaAs裸片
- 尺寸：2.0×1.0×0.1mm

功能框图：



产品简介：

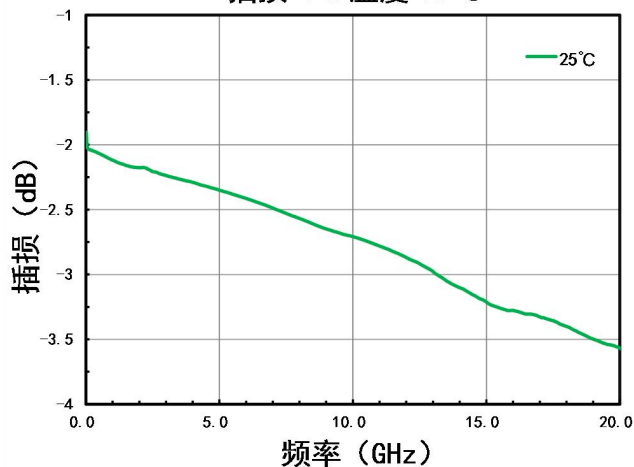
YDC4323 是一款采用 GaAs pHEMT 工艺设计制造的 3 位数控衰减器芯片，其衰减态为 5dB、10dB、20dB 总衰减量为 35dB。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理，适用于导电胶粘接或共晶烧结工艺，芯片均经过在片 100% 直流与 RF 测试。

性能参数：（50Ω系统， $T_A=+25^{\circ}\text{C}$ ， $V_S=-5\text{V}$ ）

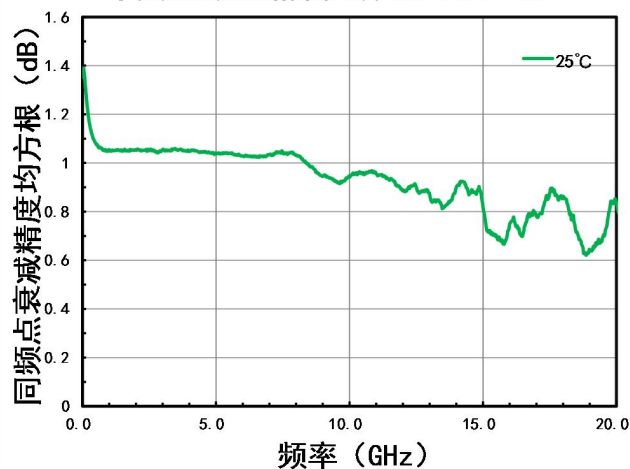
参数名称		符号	测试条件	参数值			单位	备注
				MIN	TYP	MAX		
频率范围		f	f: 0.01~20.00GHz 电源电压: -5V 控制电平: 0/+5V	0.01	-	20.00	GHz	-
插入损耗		IL		-	2.8	3.7	dB	-
同频点衰减精度均方根		RMS		0.6~1.4			dB	-
归一化衰减值	5dB	A		4.7	-	5.0	dB	-
	10dB			9.4	-	9.7	dB	-
	20dB			18.6	-	19.3	dB	-
1dB 压缩点输入功率		P _{-1dB}		7.9	-	17.5	dBm	10MHz~50MHz
				17.5	-	28		50MHz~20GHz
衰减精度		ΔA		-2.2	-	0.1	dB	-
基本位衰减附加相移		Δφ		-1	-	13	°	-
端口驻波比		VSWR		-	1.2	1.5	-	-
开关时间		t		-	26	35	ns	-
控制电平		VT _H	TA : -55°C~+85°C	+3.0	-	+5.0	V	-
		VT _L	电源电压: -5V f: 0.01~20.00GHz	0	-	+2.2	V	-
电源电压		VS	-	-4.75	-5.00	-5.25	V	功能正常
电源电流		IS	-	-	2.5	3.5	mA	-

典型测试曲线：（50Ω系统，VS=-5V）

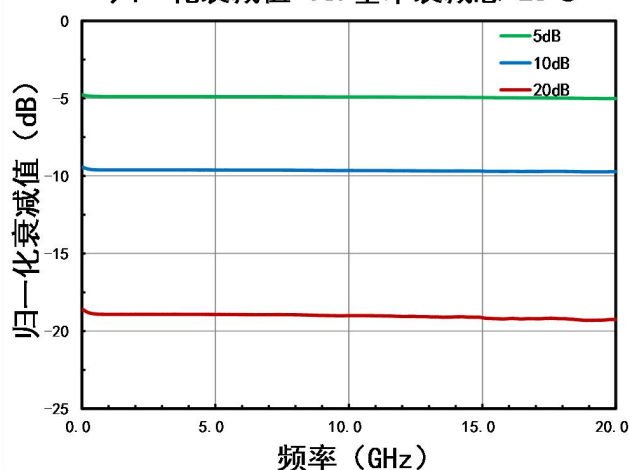
插损 VS. 温度 25°C



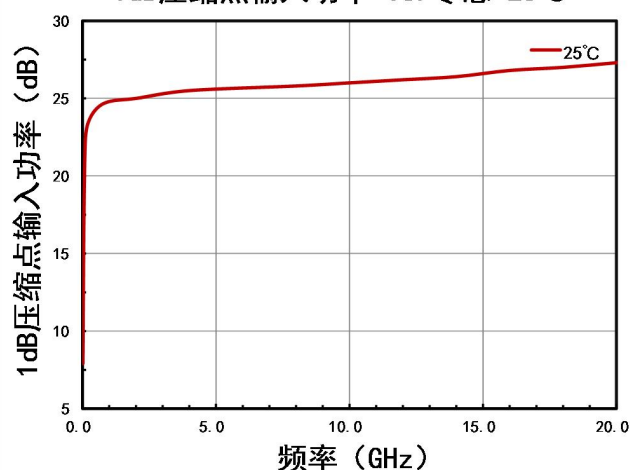
同频点衰减精度均方根 VS. 25°C



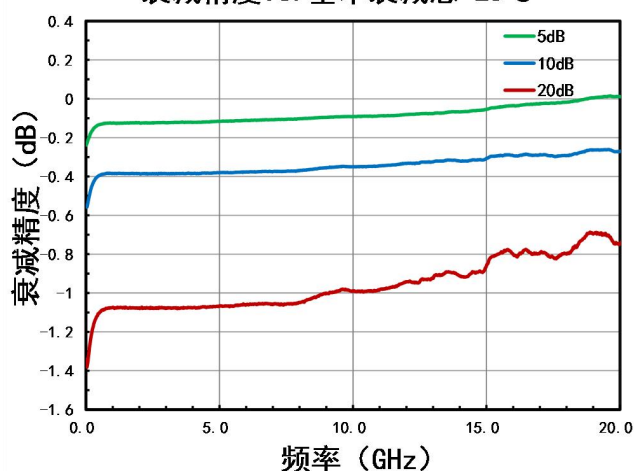
归一化衰减值 VS. 基本衰减态 25°C



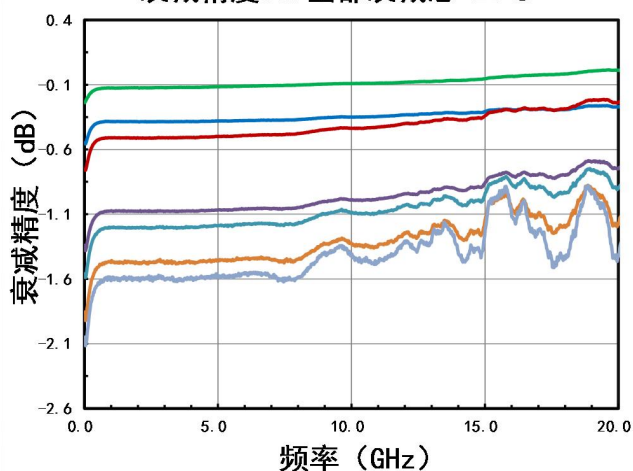
1dB压缩点输入功率 VS. 零态 25°C



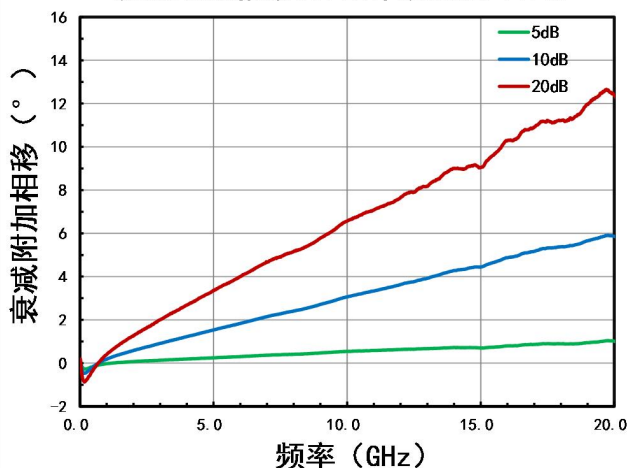
衰减精度 VS. 基本衰减态 25°C



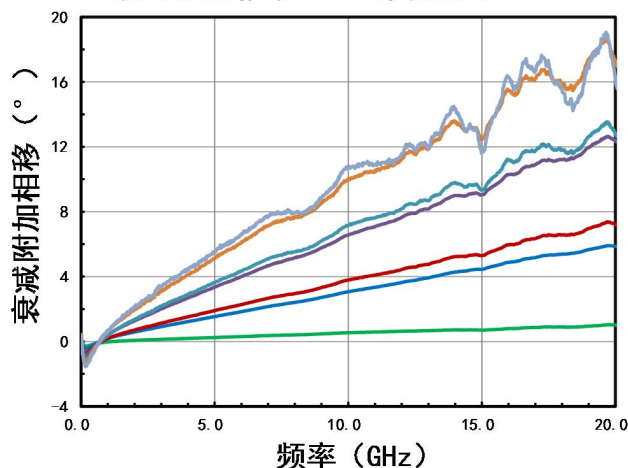
衰减精度 VS. 全部衰减态 25°C



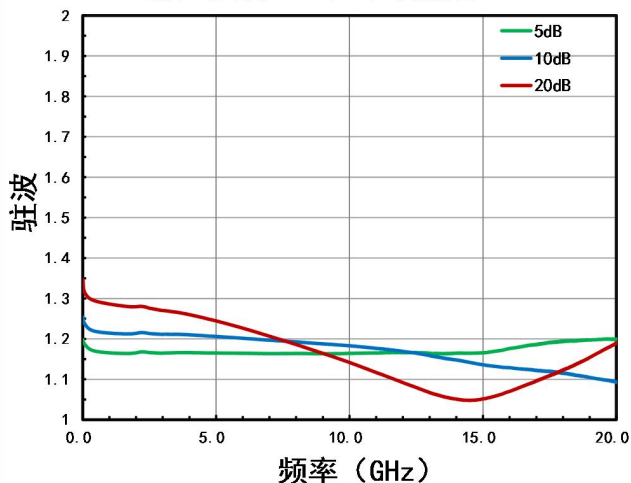
衰减附加相移VS. 基本衰减态 25℃



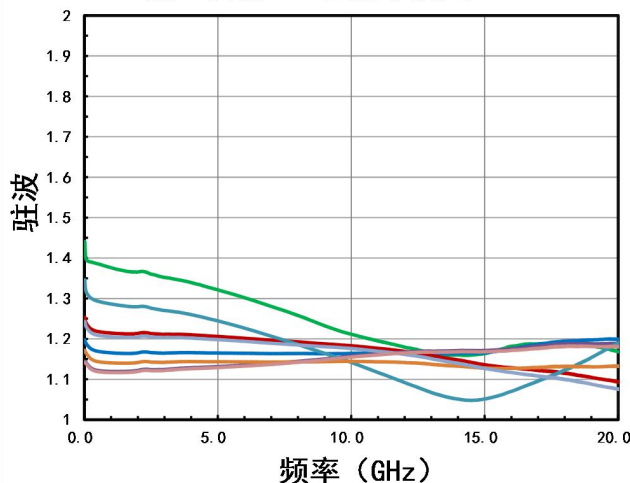
衰减附加相移VS. 全部衰减态 25℃



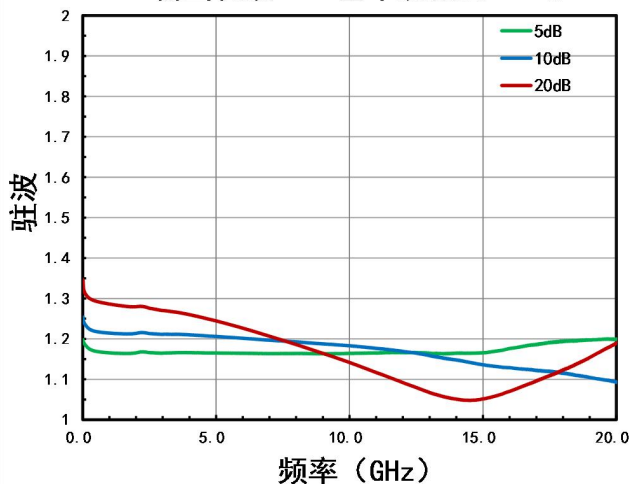
输入驻波 VS. 基本衰减态 25℃



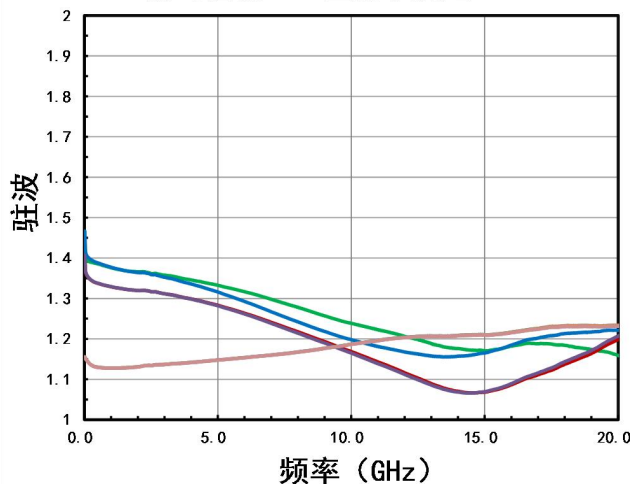
输入驻波 VS. 全部衰减态 25℃



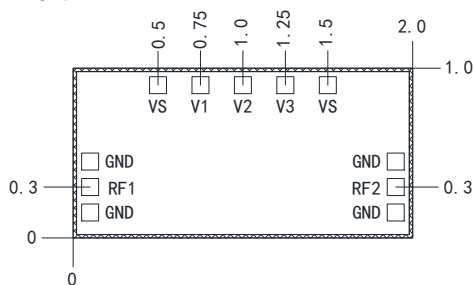
输出驻波 VS. 基本衰减态 25℃



输出驻波 VS. 全部衰减态 25℃



外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$;

4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$ 。

真值表: (0: 0V, 1: +5V)

衰减量	控制输入		
	V1	V2	V3
参考态	0	0	0
5dB	1	0	0
10dB	0	1	0
20dB	0	0	1
35dB	1	1	1

引脚定义:

符号	描述
RF1	射频端口 1, 无隔直, 需保证射频通路 0V
RF2	射频端口 2, 无隔直, 需保证射频通路 0V
VS	电源端口, -5.00V, 2 个端口任选一个使用
V1	5dB 衰减控制端, 高电平有效
V2	10dB 衰减控制端, 高电平有效
V3	20dB 衰减控制端, 高电平有效
GND	接地
芯片背面	接地

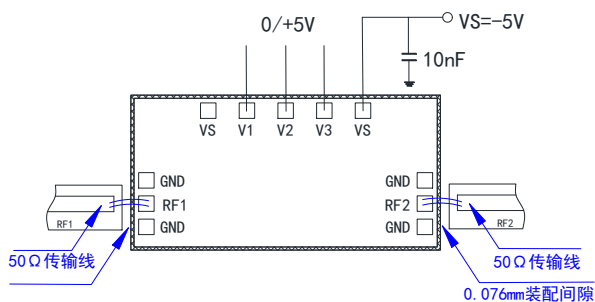


极限参数表:

参数名称	极限值
输入射频功率	10MHz~50MHz, +25dBm
	50MHz~20GHz, +30dBm
电源电压	0~-6V
控制电压	0~+6V
装配温度	+300°C, 20s
工作温度	-55°C~+85°C
贮存温度	-65°C~+150°C
静电放电敏感度等级	1A

超过以上任何一项极限参数, 可能造成器件永久损坏。

推荐装配图:



注: 需保证射频通路 0V, 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用 $\Phi 25\mu\text{m}$ 双金丝键合, 建议金丝长度 250~400 μm 。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能干或湿化学方法清洁芯片表面, 使用时须小心。
3. 芯片粘结装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结 (合金温度不能超过+300°C, 时间不能超过 20 秒), 使之充分接地。
5. 芯片射频端口使用 25 μm 双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。